

TLC5510

8位高速模数转换器

数据手册

一、概述

1.1 一般说明

TLC5510是CMOS、8位、20MSPS模拟数字转换器(ADC),它利用了半闪速结构(semiflash architecture)。TLC5510用单5V电源工作且只消耗100mW(典型值)的功率。它还包含有内部采样和保持电路,具有高阻抗方式的并行口以及内部基准电阻。

与闪速转换器(flash converters)相比,半闪速结构减少了功率损耗和晶片尺寸。通过在2步过程(2-step process)中实现转换,可大大减少比较器的数目。转换数据的等待时间(latency of the data upon conversion)为2.5个时钟。

内部基准电阻使用 V_{DDA} 可产生标准的2V满度转换范围。为了实现此选项仅需外部跳线器。这减少了对外部基准或电阻器的需求。差分线性度在25℃温度下为0.5LSB,在整个工作温度范围内的最大值是0.75LSB。用差分增益1%和差分相位为0.7%可以规定动态特性范围。

TLC5570的工作温度范围从-20℃至75℃。

1.2 特点

8位分辨率

线性度误差

$\pm 0.75\text{LSB Max}$ (25℃)

$\pm 1\text{LSB Max}$ (-20℃至75℃)

最大转换速率

每秒20兆采样数(Mega-Samples per second, MSPS) Min

5V单电源工作

低功耗90mW Typ

可与Sony CXD1175互换

1.3 应用范围

数字TV

医学图象

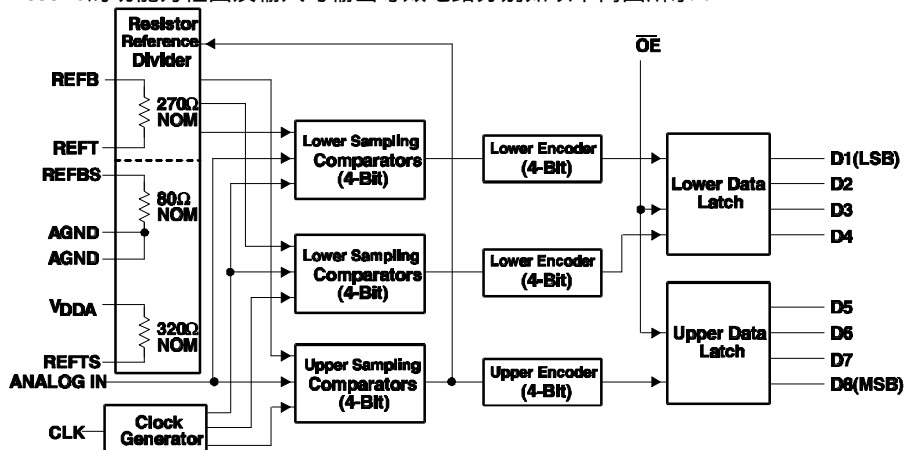
可视会议

高速数据转换

QAM解调器

1.4 功能方框图和输入与输出等效电路图

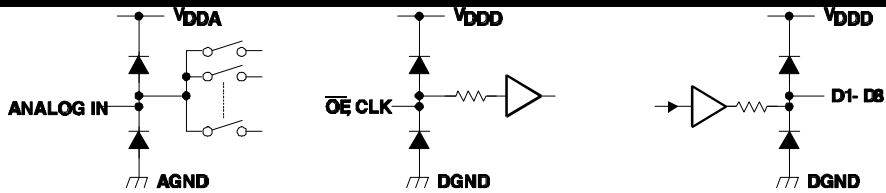
TLC5510的功能方框图及输入与输出等效电路分别如以下两图所示:



模拟输入的等效电路

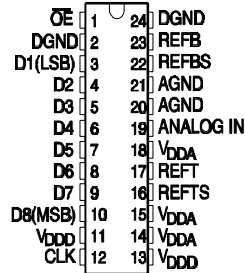
每一数字输入的等效电路

每一数字输出的等效电路



1.5 引脚排列及功能说明

NS封装的TLC5510的引脚排列及功能说明分别如下图及下表所示。



* 仅可捆紧与卷绕 (tape and reel) 使用且按TLC5510INSLE订货。

引脚功能表

名称	引脚序号	I/O	说明
AGND	20£21		模拟地
ANALOG IN	19	I	模拟输入
CLK	12	I	时钟输入
DGND	2£24		数字地
D1-D8	3-10	O	数字数据输出。D1：最低有效位，D8：最高有效位
OE	1	I	输出使能。当 \overline{OE} =低电平时，允许数据输出。当 \overline{OE} =高电平时，D1-D8为高阻状态
V _{DDA}	14£15£18		模拟V _{DD}
V _{DDD}	11£13		数字V _{DD}
REFB	23	I	基准电压输入（底）
REFBS	22		基准电压（底）。当使用内部电压分压器以产生额定2V基准时，此端短路至REFB端（见图2）。
REFT	17	I	基准电压输入（顶）
REFTS	16		基准电压（顶）。当使用内部电压分压器以产生额定2V基准时，此端短路至REFT端（见图2）

二、特点

2.1 极限参数

电源电压, V _{DDA} , V _{DDD}	7V
基准电压输入范围, V _{ref(T)} , V _{ref(B)} , V _{ref(BS)} , V _{ref(TS)}	AGND至V _{DDA}
模拟输入电压范围, V _{I(ANLG)}	AGND至V _{DDA}
数字输入电压范围, V _{I(DGTL)}	DGND至V _{DDD}
数字输出电压范围, V _{O(DGTL)}	DGND至V _{DDD}
工作温度范围 (自然通风), T _A	-20 至75
储存温度范围, T _{stg}	-55 至150

* 强度超出所列的极限参数可能导致器件的永久性损坏，这些仅仅是极限参数，并不意味着在极限参数条件下或在任何其他超出推荐工作条件下所示参数的情况下器件能有效地工作。延长在极限参数条件下的工作时间会影响器件的可靠性。

2.2 推荐的工作条件

		MIN	NOM	MAX	单位
电源电压	V _{DDA} -AGND	4.75	5	5.25	V
	V _{DDD} -AGND	4.75	5	5.25	
	AGND-DGND	-100	0	100	mV
基准输入电压 (顶), V _{ref(T)}		V _{ref(B)} +2	V _{ref(B)} +2	2.7	V
基准输入电压 (底), V _{ref(B)}		0	0.6	V _{ref(T)} -2	V
模拟输入电压范围, V _{I(ANLG)} (见注释1)		V _{ref(B)}		V _{ref(T)}	V
高电平输入电压, V _{IH}		4			V
低电平输入电压, V _{IL}		1			V
脉冲宽度, 时钟高电平, t _{w(H)}		25			ns
脉冲宽度, 时钟低电平, t _{w(L)}		25			ns

注释1: REFT-REFB 2.4V (最大值)

2.3 电特性

2.3.1 V_{DD}=5V, V_{ref(T)}=2.5V, V_{ref(B)}=0.5V, f_{conv}=20Msps, T_A=25 时的电特性 (除非另有说明)

PARAMETER	TEST CONDITIONS ⁺	MIN	TYP	MAX	UNIT
E _L Linearity error	f _{conv} = 20 MSPS, V _I = 0.5 V to 2.5 V	T _A = 25°C		±0.4	±0.75
E _D Linearity error differential		T _A = -20°C to 75°C		±1	
		T _A = 25°C		±0.3	±0.5
		T _A = -20°C to 75°C		±0.75	
Self bias (1)	Short REFB to REFBS Short REFT to REFTS	0.57	0.61	0.65	V
Self bias (2)		1.9	2.02	2.15	
Self bias (3)		2.18	2.29	2.4	
I _{ref} Reference voltage current	V _{ref(T)} - V _{ref(B)} = 2V	5.2	7.5	10.5	mA
R _{ref} Reference voltage resistor	Between REFT and REFB terminals	190	270	350	Ω
C _I Analog input capacitance	V _{I(ANLG)} = 1.5 V + 0.07 V _{rms}	16			pF
E _{ZS} Zero-scale error	V _{ref} =REFT- R EFB=2V	-18	-43	-68	mV
E _{FS} Full-scale error		±20 0 20			
I _{IH} High-level input current	V _{DD} = MAX, V _{IH} = V _{DD}	5			μA
I _{IL} Low-level input current	V _{DD} = MAX, V _{IL} = 0V	5			
I _{OH} High-level output current	O _E = GND, V _{DD} = MIN, V _{OH} = V _{DD} 0.5 V	-1.5			mA
I _{OL} Low-level output current	O _E = GND, V _{DD} = MIN, V _{OL} = 0.4V	2.5			
I _{OZH} High-level high-impedance-state output leakage current	O _E = V _{DD} V _{DD} = MAX V _{OH} = V _{DD}	16			μA
I _{OZL} Low-level high-impedance-state output leakage current	O _E = V _{DD} V _{DD} = MIN V _{OL} = 0V	16			
I _{DD} Supply current	f _s = 20 MSPS, National Television System Committee (NTSC) ramp wave input	18	27		mA

+ 标有MIN或MAX的条件如推荐工作条件中所述。

2.3.2 V_{DD}=5V, V_{RT}=2.5V, V_{RB}=0.5V, f_s=20Msps, T_A=25 时的工作特性 (除非另有说明)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
f _{conv} Maximum conversion rate	V _{I(ANLG)} = 0.5 V - 2.5 V f _i = 1-kHz ramp wave form	20			MSPS
BW Analog input bandwidth	A _t - 1 dB	14			MHz
t _{dd} Digital output delay time	C _L 10 pF (see Note 2)	18	30		ns
Differential gain	NTSC 40 Institute of Radio Engineers (IRE) modulation wave, f _{conv} = 14.3 MSPS	1%			
Differential phase		0.7			degrees
t _{AJ} Aperture jitter time		30			ps
t _{d(s)} Sampling delay time		4			ns

注释2: C_L包括探头和夹具电容。

2.4 I/O时序图

TLC5510的I/O时序图如图1所示。

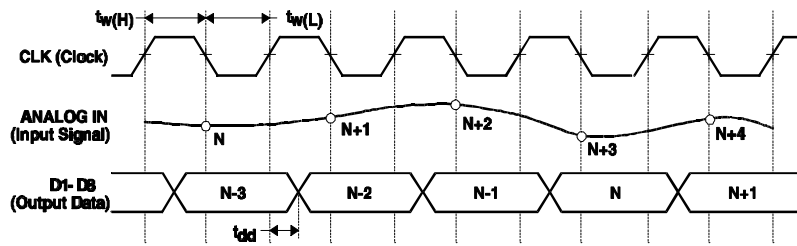


图1 I/O时序图

三、应用资料

以下注记是应当与TLC5510一起使用的设计推荐项。

为了减少系统噪声，外部模拟和数字电路应当实际上分离开来并尽可能屏蔽。

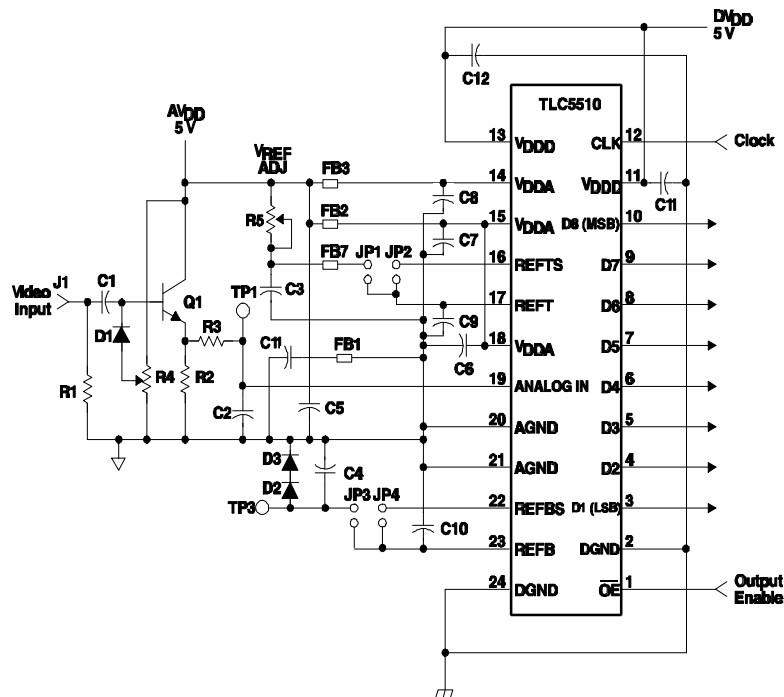
在整个评估和生产过程中应当使用射频(RF)试验板或印制电路板(PCB)技术。用于测试评估(bench evaluation)的试验板应当镀铜。

因为AGND和DGND在内部未连接，所以这些引脚需要在外部连接。采用试验板时，这些地线应当通过具有良好电源旁路的单独引线连接。为了使拾取的噪声为最小，最好把隔开的双绞线电缆(seperate twisted-pair cables)用于电源线。在印制电路板布局上应用使用模拟和数字地平面。

V_{DD} 至AGND和 V_{DD} 至DGND应当分别用 $1\mu F$ 电容器去耦，去耦电容应当尽可能靠近它所影响的器件引脚处。对 $0.01\mu F$ 电容，推荐使用陶瓷芯片电容器。对模拟和数字地，为了确保无固态噪声(solid noise-free)的接地连接，试验时应当小心。

V_{DD} ，AGND以及ANALOG IN引脚应当与高频引脚CLK和D0-D7隔离开来。当可能时，在印制电路板上AGND走线应当放在ANALOG IN走线的两侧以供屏蔽之用。

在测试与使用器件时，在感兴趣的频率范围内连接到模拟输入端的驱动源电阻应当是10 或更小的数值。



元件	说明
C1, C3-C4, C6-C12	0.1 雾电容
C2	10 雾电容
C5	47 雾电容
FB1, FB2, FB3, FB7	铁氧体磁环
Q1	2N3414或等效器件
R1, R3	75 倮缿
R2	500 倮缿
R4	10k 倮缿 榭坏纒沟髧
R5	300 倮缿 嫉纒瓜傅

图2 应用和测试电路

注释A：使用温度补偿二极管D2、D3，JP1、JP2、JP3和JP4允许通过R5调整基准电压。

四、工作原理

4.1 功能说明

TLC5510是具有两个低（lower）比较器块的半闪速（semiflash）ADC（每四位一个比较器）。

如图3所示，输入电压 $V_I(1)$ 在CLK1的下降沿采样入高（upper）比较器块和低比较器块（A）， $S(1)$ 高比较器块在CLK2的上升沿最后确定高位数据（upper data） $UD(1)$ ，同时，低基准电压（lower reference voltage）产生与高位数据相对应的电压 $RV(1)$ 。低比较器块（A）在CLK（3）的上升沿最后确定低位数据 $LD(1)$ 。 $VD(1)$ 和 $LD(1)$ 在CLK4的上升沿组合在一起并输出为 $OUT(1)$ 。根据上面所述的内部操作，输出数据滞后模拟输入电压采样点2.5个时钟。

输入电压 $V_I(2)$ 在CLK2下降沿被采样， $UD(2)$ 在CLK3的上升沿最后确定， $LD(2)$ 在CLK4的上升沿由低比较器块（B）最后确定。 $OUT(2)$ CLK5上升沿输出。

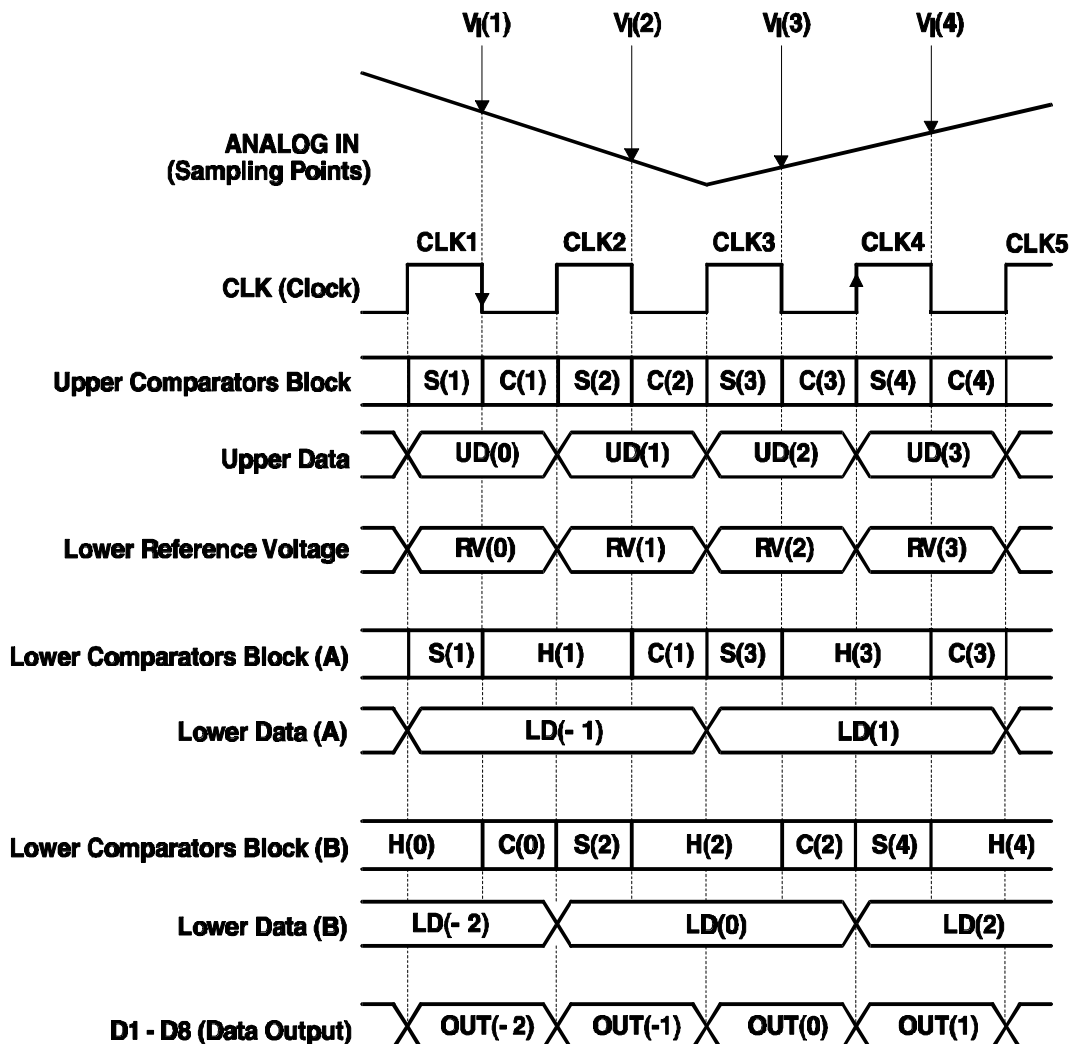


图3 内部功能时序图

4.2 内部基准

器件具有三个内部电阻以便能产生内部基准电压。这些电阻连接到 V_{DDA} 、 $REFTS$ 、 $REFT$ 、 $REFB$ 、 $REFBS$ 以及 $AGND$ 。

要使用内部产生的基准电压，应当如图4所示那样进行连接。这种连接提供用于额定数字输出的标准视频2V基准。

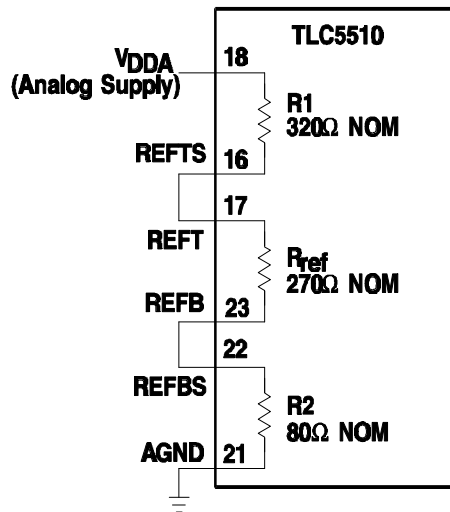


图4 使用内部基准电阻分压器的外部连接

4.3 功能表

TLC5510的功能示于表1。

表1 TLC5510的功能

输入信号电压	步骤	数字输出代码							
		MSB				LSB			
Vref (T)	0	1	1	1	1	1	1	1	1
.							
.							
.	127	1	0	0	0	0	0	0	0
.	128	0	1	1	1	1	1	1	1
.							
.							
Vref (B)	255	0	0	0	0	0	0	0	0